



(19)

(11) Publication number: **2001326856 A**

Generated Document

## PATENT ABSTRACTS OF JAPAN

(21) Application number: 2000143674

(51) Intl. Cl.: H04N 5/335 H01L 27/146 H04N 5/225

(22) Application date: 16.05.00

(30) Priority:

(43) Date of application  
publication: 22.11.01(84) Designated  
contracting states:

(71) Applicant: CANON INC

(72) Inventor: KOUCHI TETSUNOBU

(74) Representative:

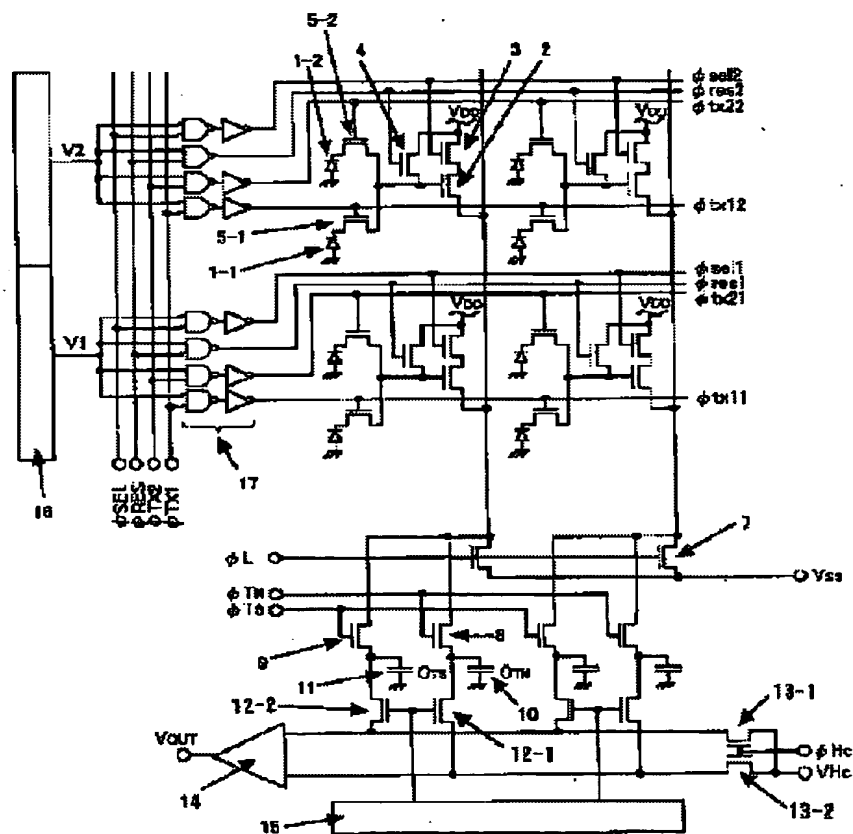
(54) SOLID-STATE IMAGE  
PICKUP DEVICE AND SOLID-  
STATE IMAGE PICKUP  
SYSTEM USING THE SAME

(57) Abstract:

**PROBLEM TO BE SOLVED:** To realize a solid-state image pickup device that realizes reduced peripheral circuits.

**SOLUTION:** The solid-state image pickup device consists of a plurality of pixel blocks each having photoelectric conversion elements 1-1, 1-2, transfer switches 5-1, 5-2 whose one-side terminals are connected to the respective photoelectric conversion elements, a signal input section in commonly connected to the other-side terminals of the transfer switches, and an amplifier section 2 connected to the signal input section. The device is characterized in providing a scanning means 16 for outputting a scanning clock for every pixel block.

COPYRIGHT: (C)2001,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-326856

(P2001-326856A)

(43) 公開日 平成13年11月22日 (2001. 11. 22)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト*(参考)
H 0 4 N 5/335		H 0 4 N 5/335	E 4 M 1 1 8
H 0 1 L 27/146		5/225	D 5 C 0 2 2
H 0 4 N 5/225		H 0 1 L 27/14	A 5 C 0 2 4

審査請求 未請求 請求項の数11 O L (全 12 頁)

(21) 出願番号 特願2000-143674(P2000-143674)

(22) 出願日 平成12年 5 月16日 (2000. 5. 16)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子 3 丁目30番 2 号

(72) 発明者 光地 哲伸

東京都大田区下丸子 3 丁目30番 2 号 キヤ  
ノン株式会社内

(74) 代理人 100065385

弁理士 山下 稔平

Fターム(参考) 4M118 AA10 AB01 BA06 BA14 CA02

DC07 FA06 FA33 FA42

5C022 AA00 AB37 AC42 AC54 AC56

AC69

5C024 CX00 CX04 GX03 GY31 GY37

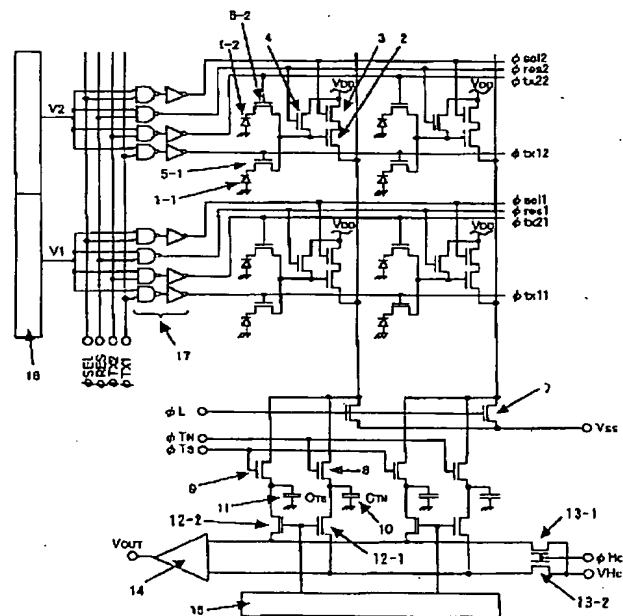
GZ02 HX28 HX29

(54) 【発明の名称】 固体撮像装置およびそれを用いた固体撮像システム

(57) 【要約】

【課題】 周辺回路を縮小した固体撮像装置を実現する。

【解決手段】 複数の光電変換素子 1-1, 1-2 と、それぞれの光電変換素子に一端が接続された複数の転送スイッチ 5-1, 5-2 と、複数の転送スイッチのもう一端に共通接続された信号入力部と、信号入力部に接続された増幅部 2 とを有する画素ブロックを複数配置してなる固体撮像装置において、画素ブロックごとに走査クロックを出力する走査手段 16 を有することを特徴とする。



## 【特許請求の範囲】

【請求項1】 複数の光電変換素子と、それぞれの光電変換素子に一端が接続された複数の転送スイッチと、該複数の転送スイッチのもう一端に共通接続された信号入力部と、該信号入力部に接続された増幅部とを有する画素ブロックを複数配置してなる固体撮像装置において、前記画素ブロックごとに走査クロックを出力する走査手段を有することを特徴とする固体撮像装置。

【請求項2】 前記走査手段がシフトレジスタであることを特徴とする請求項1記載の固体撮像装置。

【請求項3】 前記走査手段がデコーダであることを特徴とする請求項1記載の固体撮像装置。

【請求項4】 前記画素ブロック内の複数の転送スイッチに対応する複数の転送クロックが入力され、前記走査手段から出力される走査クロックと前記複数の転送クロックをそれぞれ演算処理する演算処理手段を有し、演算処理した信号を前記複数の転送スイッチを駆動するクロックとして供給することを特徴とする請求項1記載の固体撮像装置。

【請求項5】 一つの転送クロック入力を前記画素ブロック内の複数の転送スイッチに対応する複数の転送クロック入力に変換して前記演算処理手段に入力するデコーダを有することを特徴とする請求項4記載の固体撮像装置。

【請求項6】 前記演算処理手段が、前記走査クロックと前記転送クロックとを入力とするAND演算処理手段であることを特徴とする請求項4又は請求項5に記載の固体撮像装置。

【請求項7】 前記演算処理手段が、前記走査クロックと前記転送クロックとを入力とするOR演算処理手段であることを特徴とする請求項4又は請求項5に記載の固体撮像装置。

【請求項8】 前記画素ブロックの複数の転送スイッチを前記複数の第一の転送スイッチとしたとき、前記演算処理手段が複数の第二の転送スイッチからなり、前記走査クロックが該複数の第二の転送スイッチのゲートに入力され、前記転送クロック入力が前記第二の転送スイッチを介して前記第一の転送スイッチに供給されることを特徴とする請求項4又は請求項5に記載の固体撮像装置。

【請求項9】 前記信号入力部をリセットするリセットスイッチを前記画素ブロックごとに一つ有するとともに、リセットクロック入力が入力され、前記走査クロックと前記リセットクロック入力を演算処理する演算処理手段を有し、演算処理した信号を前記リセットスイッチを駆動するクロックとして供給することを特徴とする請求項1記載の固体撮像装置。

【請求項10】 前記画素ブロックを選択するための選択スイッチを前記画素ブロックごとに一つ有するとともに、選択クロック入力が入力され、前記走査クロックと

前記選択クロック入力を演算処理する演算処理手段を有し、演算処理した信号を前記選択スイッチを駆動するクロックとして供給することを特徴とする請求項1記載の固体撮像装置。

【請求項11】 請求項1～10のいずれかの請求項に記載の固体撮像装置と、前記固体撮像装置へ光を結像する光学系と、前記固体撮像装置からの出力信号を処理する信号処理回路とを有することを特徴とする固体撮像システム。

## 10 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、画像信号を得る固体撮像装置およびそれを用いた固体撮像システムに関し、特にCMOSコンパチブルXYアドレス型増幅型固体撮像装置およびそれを用いた固体撮像システムに関するものである。

## 【0002】

【従来の技術】従来、固体撮像装置としては光電変換を可能とする金属等の導電体と酸化物等の絶縁体と半導体からなるMOS構造を有し、光キャリアの移動方式でFET型とCCD型とに分けられる。この固体撮像装置は太陽電池、イメージカメラ、複写機、ファクシミリなどの種々の方面に使用され、技術的にも変換効率や集積密度の改良改善が図られている。このような固体撮像装置の一つに、CMOSプロセスコンパチブルのセンサ（以後、CMOSセンサという。）がある。このタイプのセンサはセンサはIEEE Transactions on Electron Device Vol.41 pp452～453 1994などの文献で発表されている。また、CMOSセンサの別の例として、特開平9-46596号公報で画素の縮小化に好適でかつ画素信号の加算、非加算の切り替えが任意に行なえる例が開示されている。

## 【0003】

【発明が解決しようとする課題】しかしながら、上記従来例において、画素の縮小にともなって垂直走査回路のピッチも狭ピッチ化を図っていかなければ縮小化の十分な効果が得られない。

【0004】また、加算非加算の切り替え動作を効率よく行なう走査回路についても十分な検討がなされていない。40

【0005】本発明は、上述した従来技術のCMOSセンサに好適な走査手段を提供し、より一層の縮小化および効率的な加算非加算動作を行なうことを目的とする。

## 【0006】

【課題を解決するための手段および作用】本発明は上記目的を達成するためになされたもので、複数の光電変換素子と、それぞれの光電変換素子に一端が接続された複数の転送スイッチと、該複数の転送スイッチのもう一端に共通接続された信号入力部と、該信号入力部に接続された増幅部とを有する画素ブロックを複数配置してなる

固体撮像装置において、前記画素ブロックごとに走査クロックを出力する走査手段を有することを特徴とする。

【0007】上記構成においては、走査手段の回路規模を簡略化し、面積も縮小できる。

【0008】また本発明の固体撮像システムは上記本発明の固体撮像装置を用いたものである。

【0009】

【実施例】以下、本発明の実施例について図面を用いて詳細に説明する。

【0010】[第一の実施例] 図1は本発明の第一の実施例を示したものである。同図において、1-1、1-2はフォトダイオードなどの光電変換素子、5-1、5-2は転送スイッチMOSトランジスタ、4はリセット用MOSトランジスタ、2はソースフォロワンプの入力MOSトランジスタ、3は垂直選択MOSトランジスタ、7はソースフォロワ負荷トランジスタ、8は暗出力転送MOSトランジスタ、9は明出力転送トランジスタ、10は暗出力蓄積容量、11は明出力蓄積容量、12-1、12-2はそれぞれ暗出力、明出力を転送するための水平転送MOSトランジスタ、13-1、13-2は水平出力線リセットMOSトランジスタ、14は差動出力アンプ、15は水平走査回路である。16は画素ブロックごとに1段ずつ配置された垂直走査手段、17は演算処理部であり本実施例ではANDゲートおよびNANDゲートで構成している。垂直走査手段16、演算処理部17を合わせて垂直走査回路を構成する。

【0011】図2に画素部の断面図を示す。同図において、201はP型ウェル、202はゲート酸化膜、203-1、203-2はポリSiなどで形成された転送MOSトランジスタのゲート電極、204は信号入力部となる $n^+$  フローティングディフュージョン(FD)部、205-1、205-2は光電変換部である。FD部204はそれぞれの転送MOSトランジスタ203-1、203-2を介して二つの光電変換部205-1、205-2と接続される。同図において、二つの転送MOSトランジスタ5-1、5-2のドレインとFD部204を共通化して微細化とFD部204の容量低減による感度向上を図っているが、2つの転送MOSトランジスタ5-1、5-2に対してそれぞれにドレインを設け、その間を金属配線で接続してFD部としてもよい。

【0012】次に図3のタイミングチャートを用いて動作を簡単に述べる。同図において、V1、V2は垂直走査手段16から順次出力される垂直走査タイミングクロック、 $\phi_{RES}$ は演算処理部17に入力される外部リセットクロック、 $\phi_{SEL}$ は演算処理部17に入力される外部垂直選択クロック、 $\phi_{TX1}$ 、 $\phi_{TX2}$ は同じく演算処理部17に入力される第一、第二の外部転送クロックである。

【0013】まず、転送スイッチ5、リセットスイッチ4をオンすることにより光電変換素子1をリセットする。次に転送スイッチ5をオフした後、蓄積動作にはい

る。蓄積時間終了時、垂直走査回路16からのタイミングクロックV1と $\phi_{SEL}$ のAND演算によって、時刻T0において垂直選択クロック $\phi_{sel1}$ をハイとし、垂直選択MOSトランジスタ3をオンさせ、第一、第二ラインの画素に対応するソースフォロワンプを動作させる。次に同様に垂直走査回路16からのタイミングクロックV1と $\phi_{RES}$ のNAND演算によって、リセットクロック $\phi_{res1}$ をロウとし、FD部204のリセットを止め、FD部204をフローティング状態とした後、時刻T1においてクロック $\phi_{TN}$ をハイとしFD部204の暗電圧をソースフォロワ動作で蓄積容量CTN10に出力する。

【0014】次に第一ラインの画素の光電変換出力を行なうために時刻T2において垂直走査回路16からのタイミングクロックV1と $\phi_{TX1}$ のAND演算によって、転送クロック $\phi_{tx11}$ をハイとして転送MOSトランジスタ5を導通し、信号電荷をFD部204へ転送する。電荷が転送されることによりFD部204の電位が光に応じて変化することになる。時刻T3においてクロック $\phi_{TS}$ をハイとしこのFD部204の電圧をソースフォロワ動作で蓄積容量CTS11に出力する。この時点で第一ラインの画素の暗出力、光出力はそれぞれ蓄積容量CTN10、CTS11に蓄積されており、時刻T4に水平出力線リセットクロック $\phi_{HC}$ を一時ハイとして水平出力線をリセットし、水平転送期間において水平走査回路15の走査タイミング信号により水平出力線に画素の暗出力と光出力が出力される。この時、差動増幅器14によって二つの出力の差動出力Voutを取れば、画素のランダムノイズ、固定パターンノイズを除去したS/N比の良い信号が得られる。

【0015】第二ラインの信号読出しへの切り替えは、上記で説明した読み出しのシーケンスのうち外部転送クロック $\phi_{TX1}$ の代わりに同じタイミングで転送クロック $\phi_{TX2}$ をクロック動作させることで容易に切り替えを行ない出力することができる。

【0016】本実施例においては、第一、第二の二つのラインの画素列を制御する間に一度だけ垂直の走査タイミング信号を発生させることでセンサの読み出し動作を行なうことができる。従って、垂直走査手段の回路構成を簡略化できるので、画素の縮小に連動して走査手段の縮小ができ、小型の固体撮像装置を実現できるものである。

【0017】また本実施例では第一、第二ラインのどちらを読み出す際にも必要な、リセットクロック $\phi_{res}$ 、垂直選択クロック $\phi_{sel}$ を発生する回路は、第一、第二の二つのラインで一組の回路を設けそれを共用しているので、やはり回路規模を縮小し小型化に貢献している。

【0018】二画素の信号をFD部204上で加算して読み出す際にも本実施例の回路構成を全く変えずに印加パルスのタイミングのみの変更で実現できる。上下2画素の加算の場合のタイミングチャートを図4に示す。非加

算モードの図3では転送クロック $\phi_{tx1}$ と $\phi_{tx2}$ のタイミングを1ライン分ずらしていたが、加算の場合は同じタイミングになる。すなわち光電変換素子1-1, 1-2から同時に読み出すために、まずクロック $\phi_{TN}$ をハイとして垂直出力線からノイズ成分を読み出し次に転送クロック $\phi_{tx1}$ と $\phi_{tx2}$ をそれぞれ同時にハイ、ロウとしてFD部204に転送する。これにより同時刻に上下二つの光電変換素子1の信号をFD部204で加算することが可能となる。

【0019】本実施例では外部転送クロック $\phi_{TX1}$ 、 $\phi_{TX2}$ のタイミングを変更するだけで容易にこの機能を実現できるものである。

【0020】本実施例中の演算処理部17はANDゲートとNANDゲートで構成した場合を例にとって説明したがこれに限るものではない。

【0021】図11に演算処理部をORゲートおよびNORゲートで構成した場合の本実施例の構成例を示す。図12は本構成例の場合の動作タイミングチャートである。本構成例でも、垂直走査タイミングクロックとクロック $\phi_{RES}$ 、 $\phi_{SEL}$ 、 $\phi_{TX1}$ 、 $\phi_{TX2}$ を演算処理部で演算処理することで所望のクロックを発生させることができる。また本構成例で示した画素部構成の場合は、ANDゲートおよびNANDゲートで構成したときよりORゲートおよびNORゲートで構成した方がさらにゲートを構成するトランジスタ数を削減でき、さらに回路規模を簡略化できるものである。

【0022】[第二の実施例] 図5に本発明による第二実施例の模式説明図を示す。本実施例はY方向4画素を1画素ブロックにした例で、4画素に対し一段の垂直走査手段16を設けたことを特徴とする。

【0023】本実施例においては、第一〜第四の四つのラインの画素列を制御する間に一度だけ垂直の走査タイミング信号を発生させることでセンサの読み出し動作を行なうことができるので、前記実施例にくらべ垂直走査手段の回路構成をさらに簡略化できるので、画素の縮小に連動して走査手段の縮小ができ、より小型の固体撮像装置を実現できるものである。

【0024】また同様にリセットクロック $\phi_{res}$ 、垂直選択クロック $\phi_{sel}$ を発生する回路は、第一〜第四の四つのラインで一組の回路を設けそれを共用しているので、やはり回路規模を縮小することができる。

【0025】勿論、Y方向4画素の信号をFD部204上で任意の組み合わせで加算して読み出す際も本実施例の回路構成を全く変えずに印加パルスのタイミングのみの変更で容易に実現できる。

【0026】[第三の実施例] 図6に本発明による第三実施例の模式説明図を示す。本実施例は演算処理部17をトランスファゲート601とスイッチMOSトランジスタ602で構成した実施例である。603はインバータであり、垂直走査タイミングクロックの反転信号を

生成する。

【0027】本実施例の動作を図3のタイミングチャートを用いて説明する。まず上記第一の実施例と同様に光電変換素子をリセットした後蓄積動作に入る。蓄積時間終了時、垂直走査手段16からのタイミング出力V1をハイにすることによってトランスファゲート601-1〜601-4をオンする。外部クロック $\phi_{SEL}$ 、 $\phi_{RES}$ 、 $\phi_{TX1}$ 、 $\phi_{TX2}$ はトランスファゲート601-1〜601-4を介して画素部に伝えられ、実施例1で説明したのと同様のタイミングで各画素を動作させるクロックとして働く。第一、第二ラインの信号を読み出した後、垂直走査タイミングクロックV1はロウになるのでスイッチMOSトランジスタ602がオンして第一、第二ラインに対応する垂直選択MOSトランジスタ3のゲートおよび転送MOSトランジスタ5のゲートはオフする電位に固定される。またリセットMOSトランジスタ4のゲートはオンする電位に固定される。

【0028】本実施例においても上記第一、第二の実施例と同様の効果が得られることはいうまでもない。またさらに、本実施例では演算処理部17の回路規模を実施例1, 2よりさらに縮小することができるものである。また、本実施例では、外部クロックがトランスファゲート601を介して直接画素部トランジスタのゲートに伝えられるので、クロックの振幅が実施例1, 2ではロジックゲートの電源電圧で一意に決定されてしまっていたのに対し、入力する外部クロックの振幅を変えることで自由にクロックの振幅を変化させることができる。たとえば、転送MOSトランジスタのオフ時のゲート電圧を蓄積期間中にMOSの閾値電圧よりやや高めに設定しておくことで、強い光が光電変換素子1に入射した時に発生した過剰電荷を転送MOSトランジスタおよびリセットMOSトランジスタを通して電源VDDに捨てる、横型オーバーフローレイン動作を行なうこともできる。

【0029】[第四の実施例] 図7に本発明による第四実施例の模式説明図を示す。本実施例は外部クロックの入力部と演算処理部の間にデコーダ回路701を設け、外部より入力するクロック数の削減を図ったものである。

【0030】図8にデコーダ回路を、図9にその動作タイミングチャートを示す。同図に示すように外部クロック $\phi_{TX}$ はデコーダクロック $\phi_{DEC1}$ 、 $\phi_{DEC2}$ がハイかロウかに応じて $\phi_{TX1}$ 〜 $\phi_{TX4}$ のいずれかに振り分けられ出力される。出力された $\phi_{TX1}$ 〜 $\phi_{TX4}$ と垂直走査タイミングクロックとのAND演算によって転送クロックを生成する。

【0031】本実施例では、デコーダ回路701を設けたことで外部クロックの数を実施例2と比較して一つ減らすことができる。本実施例はY方向4画素を1画素ブロックにした例であるが、たとえば8画素を1画素ブロックにした場合、実施例2では外部転送クロックは8ク

ロック必要だが、本実施例では一つの外部転送クロックと三つのデコーダクロックの計四つで同様の動作を実現することができるものである。

【0032】そのため、外部クロックを削減することができ、本固体撮像装置の制御が容易になる、クロック配線を敷設する面積を縮小することができるといった新たな効果を得ることができる。

【0033】上記第一～第四の実施例の走査手段はシフトレジスタ回路を用いても良いし、デコーダ回路を用いても良い。シフトレジスタ回路はデコーダ回路に比べ回路規模をより縮小することができる。また、デコーダ回路はシフトレジスタ回路に比べ、画素列を選択する順序を自由に選ぶことができ、さまざまな信号読み出し順を実現することができる。

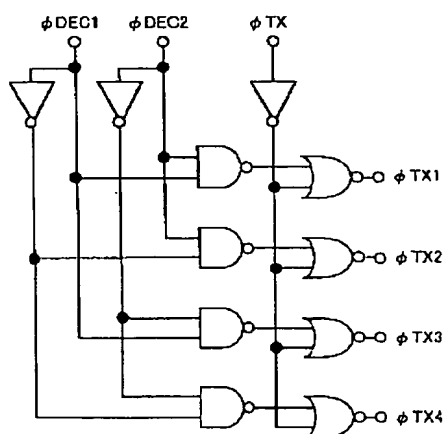
【0034】図10に撮像システム概略図を示す。同図に示すように、光学系71、絞り80を通して入射した画像光はCMOSセンサ72上に結像する。CMOSセンサ72上に配置されている画素アレーによって光情報は電気信号へと変換され、ノイズ除去されて出力される。その出力信号は信号処理回路73によって予め決められた方法によって信号変換処理され、出力される。信号処理された信号は、記録系、通信系74により情報記録装置により記録、あるいは情報転送される。記録、あるいは転送された信号は再生系77により再生される。絞り80、CMOSセンサ72、信号処理回路73はタイミング制御回路75により制御され、光学系71、タイミング制御回路75、記録系・通信系74、再生系77はシステムコントロール回路76により制御される。

【0035】

【発明の効果】以上説明したように、本発明によれば周辺回路を縮小した固体撮像装置を実現できるため、小型化、収量アップによる低コスト化、パッケージの小型化、光学系の小型化、外部制御回路の簡略化といった効果が得られる。

【図面の簡単な説明】

【図8】



【図1】本発明の第一の実施例の模式説明図である。

【図2】本発明の第一の実施例の画素部断面図である。

【図3】本発明の第一の実施例の第一のタイミングチャートである。

【図4】本発明の第一の実施例の第二のタイミングチャートである。

【図5】本発明の第二の実施例の模式説明図である。

【図6】本発明の第三の実施例の模式説明図である。

【図7】本発明の第四の実施例の模式説明図である。

10 【図8】デコーダ回路の回路構成図である。

【図9】デコーダ回路の動作タイミングチャートである。

【図10】本発明による撮像システム概略を示す図である。

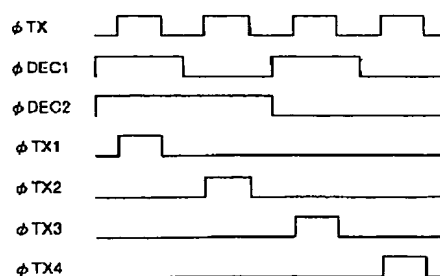
【図11】演算処理部をORゲートおよびNORゲートで構成した場合の構成例を示す図である。

【図12】図11の構成例の動作タイミングチャートである。

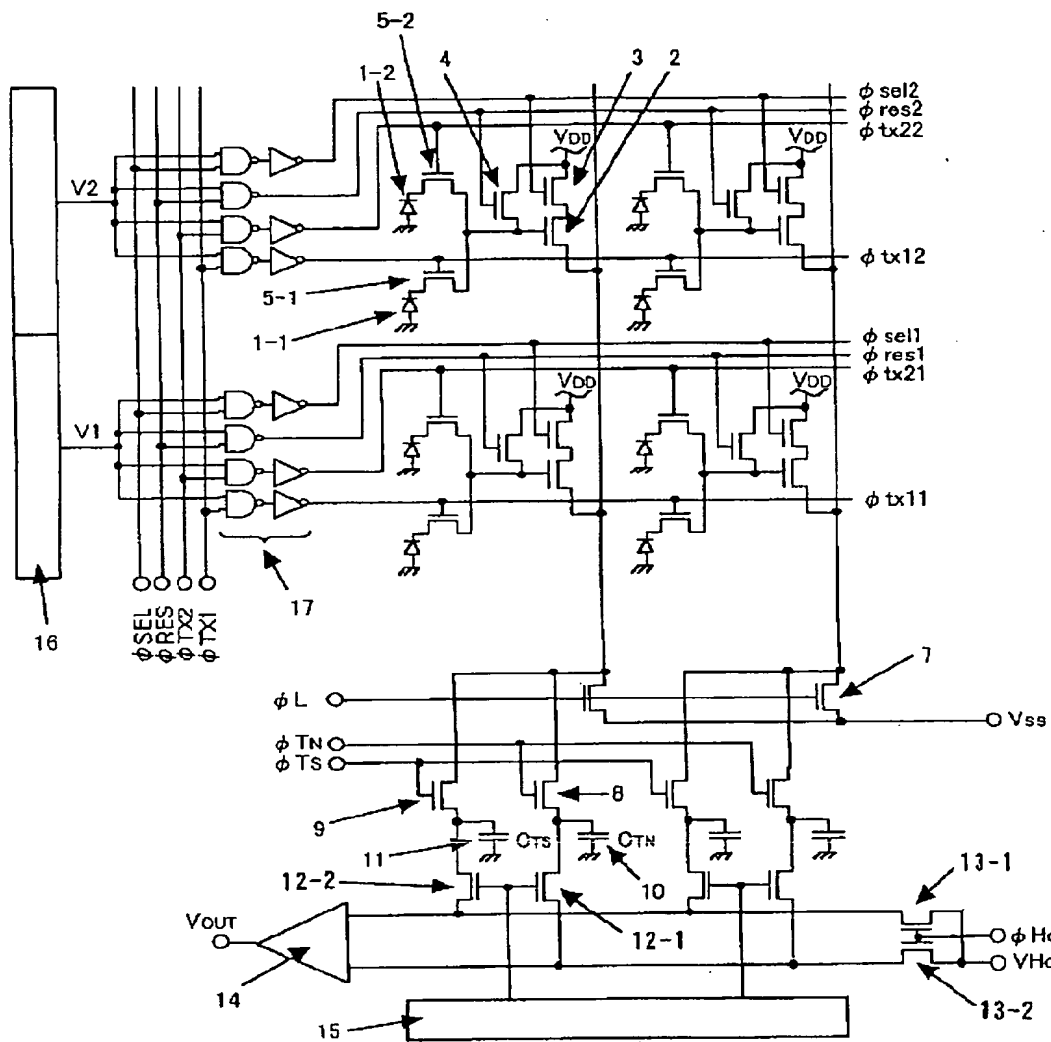
【符号の説明】

- 20 1 光電変換素子
- 2 ソースフォロウ入力MOSトランジスタ
- 3 垂直選択MOSトランジスタ
- 4 リセット用MOSトランジスタ
- 5 転送スイッチMOSトランジスタ
- 7 ソースフォロア負荷トランジスタ
- 8 暗出力転送MOSトランジスタ
- 9 明出力転送トランジスタ
- 10 暗出力蓄積容量
- 11 明出力蓄積容量
- 30 12 水平転送MOSトランジスタ
- 13 水平出力線リセットMOSトランジスタ
- 14 差動出力アンプ
- 15 水平走査回路
- 16 垂直走査手段
- 17 演算処理部

【図9】

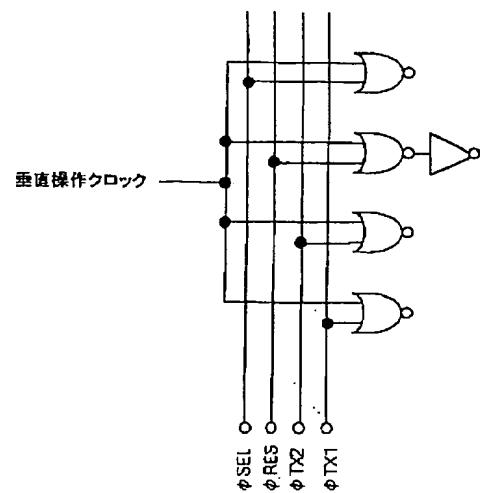
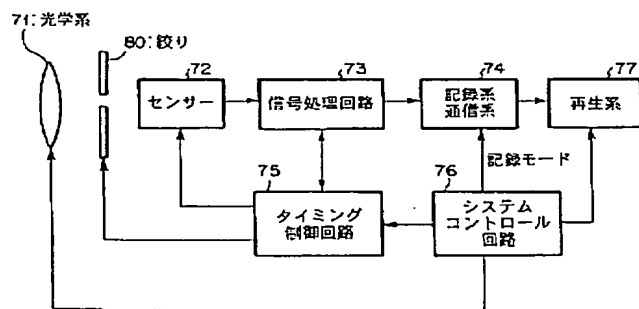


【図1】

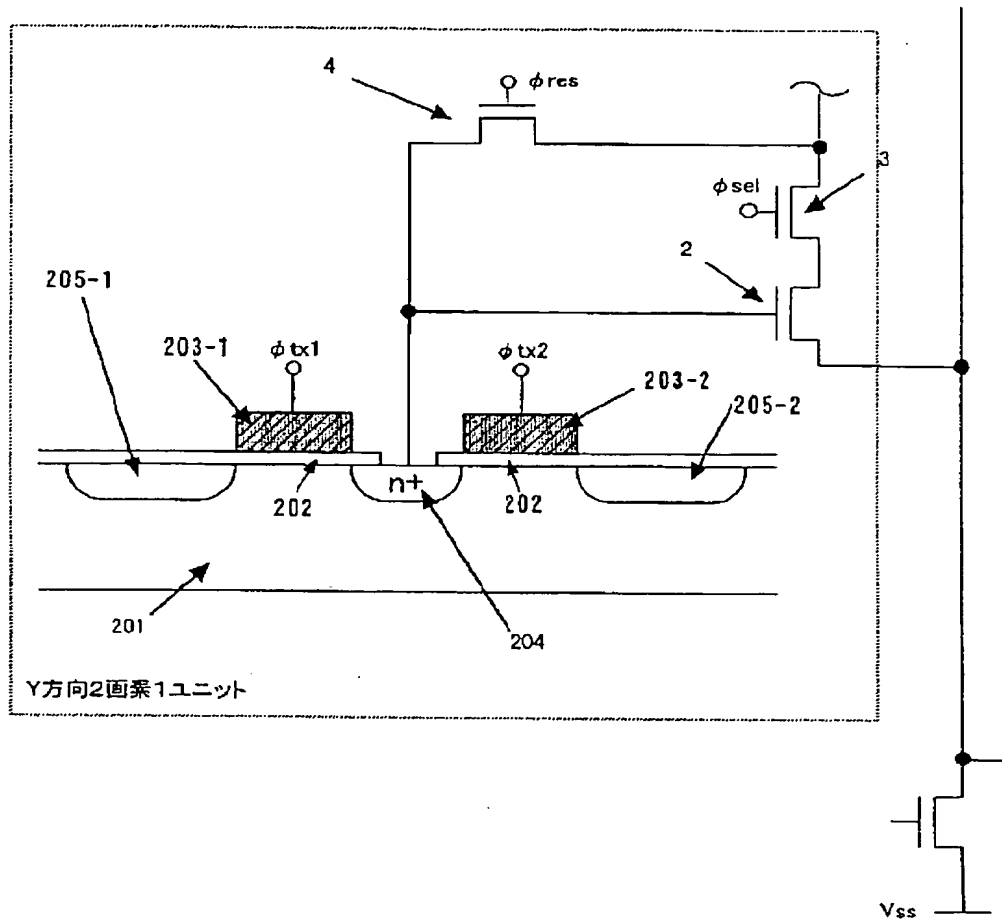


【図10】

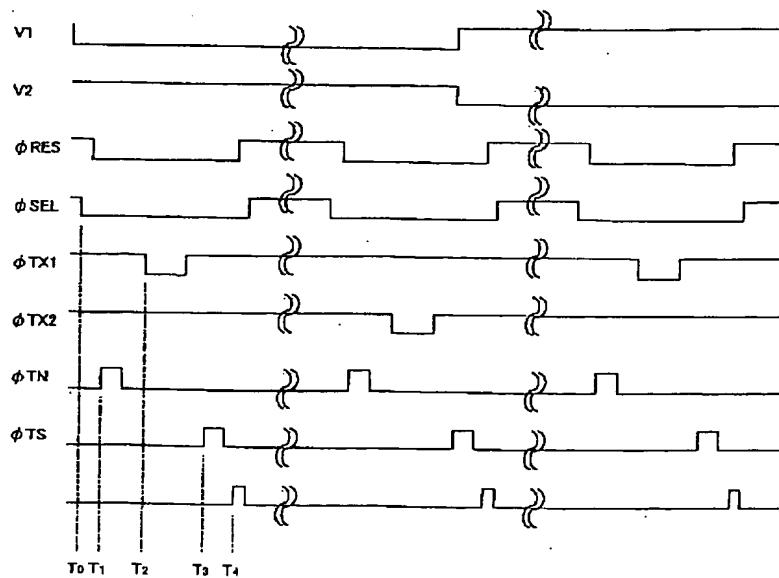
【図11】



【図2】

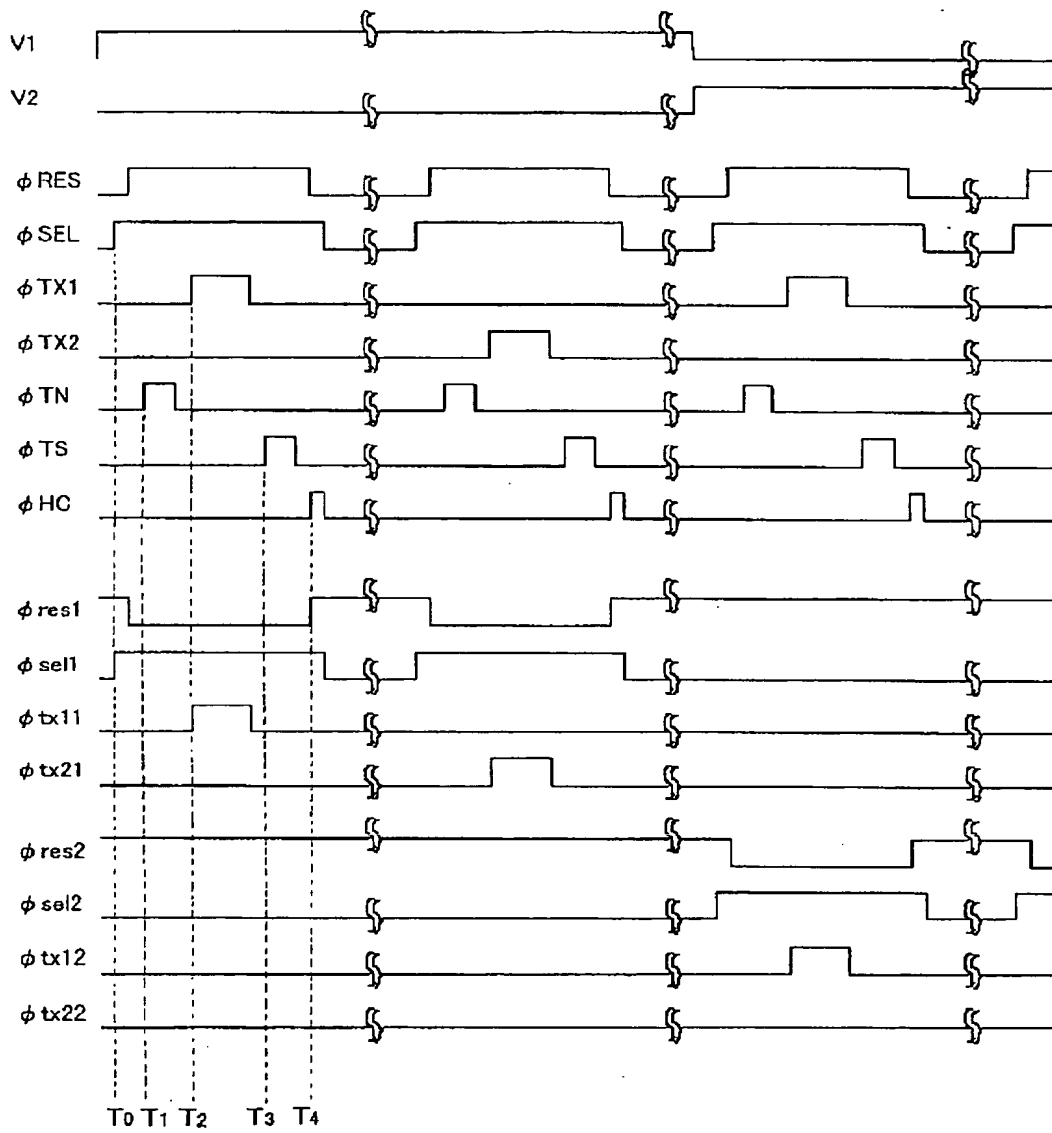


【図12】

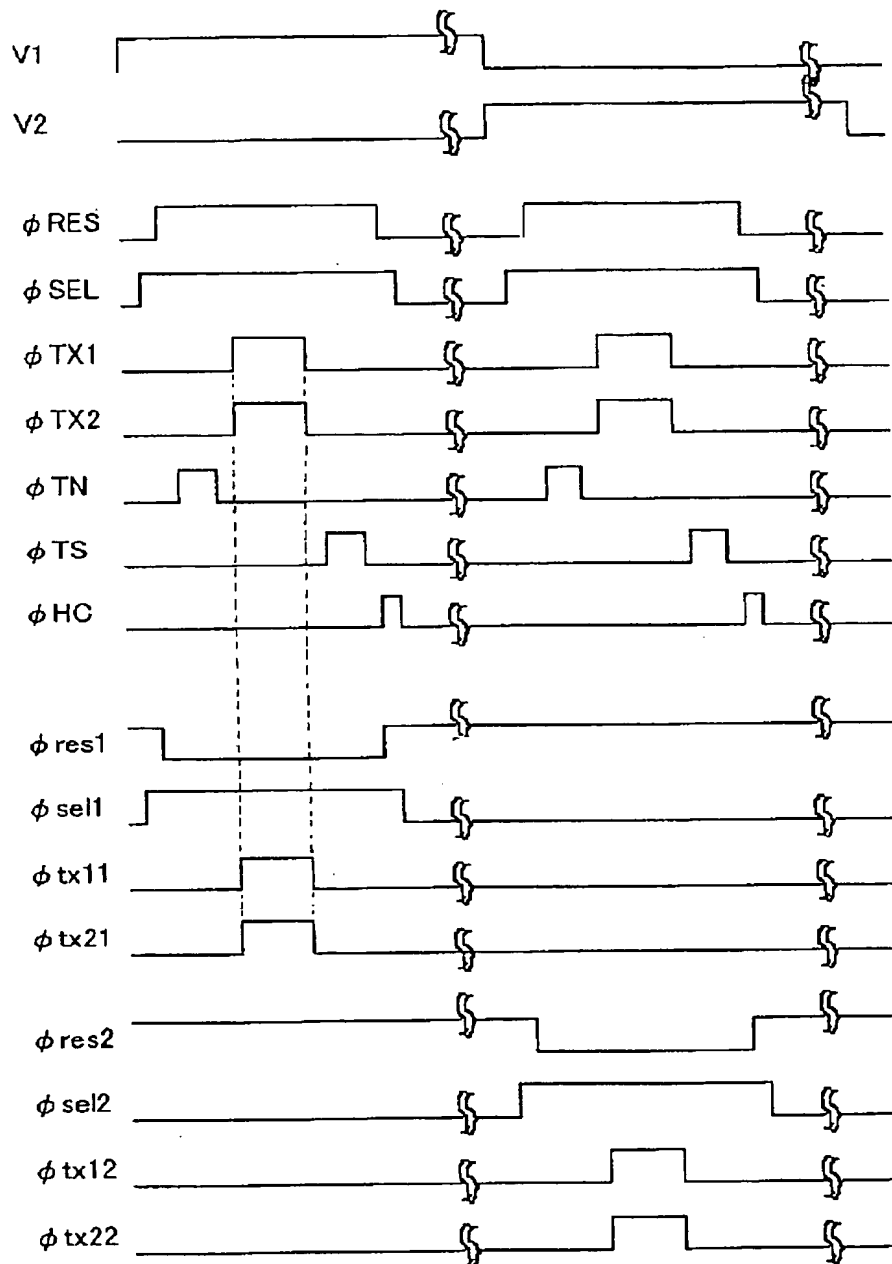




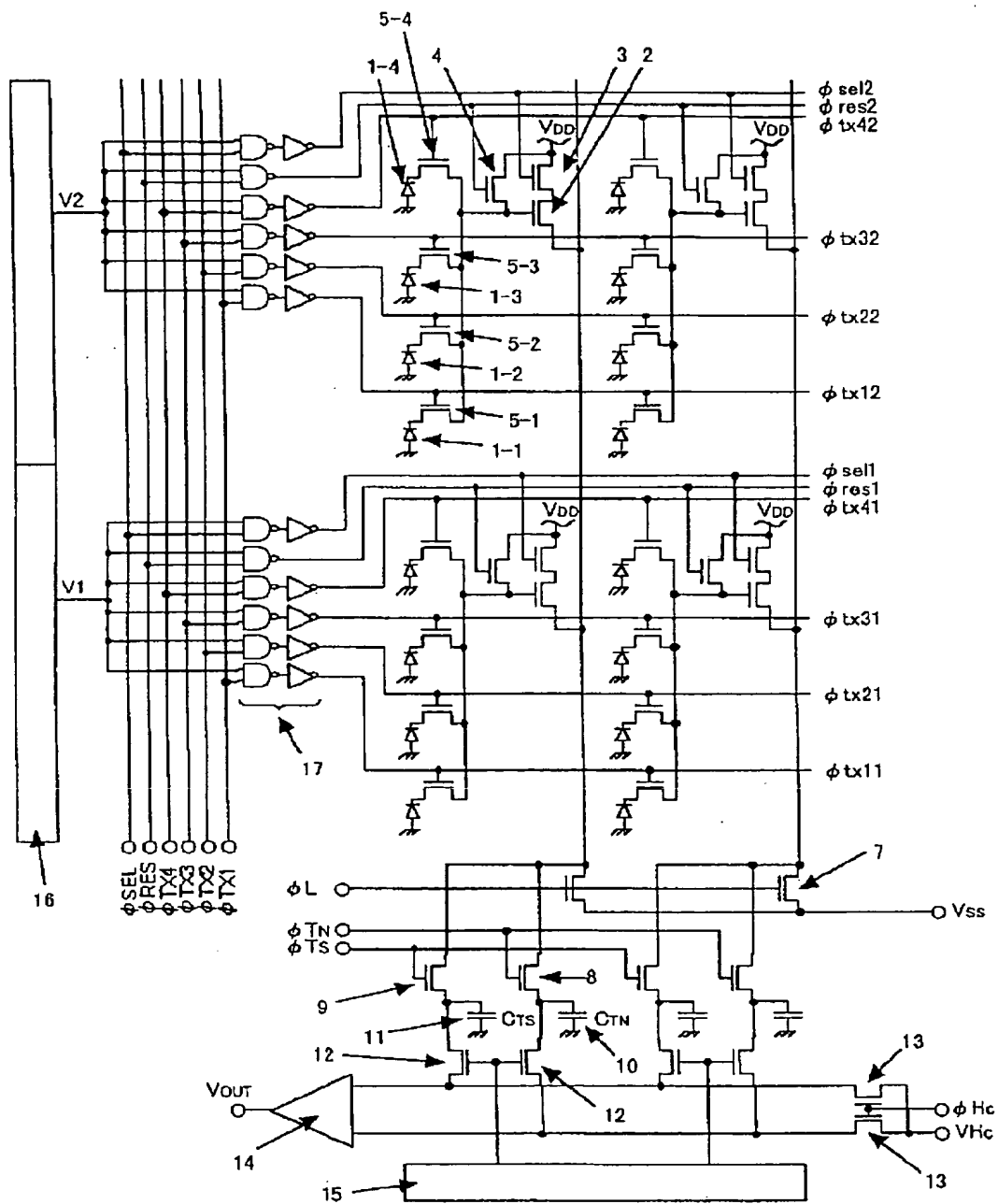
【図3】



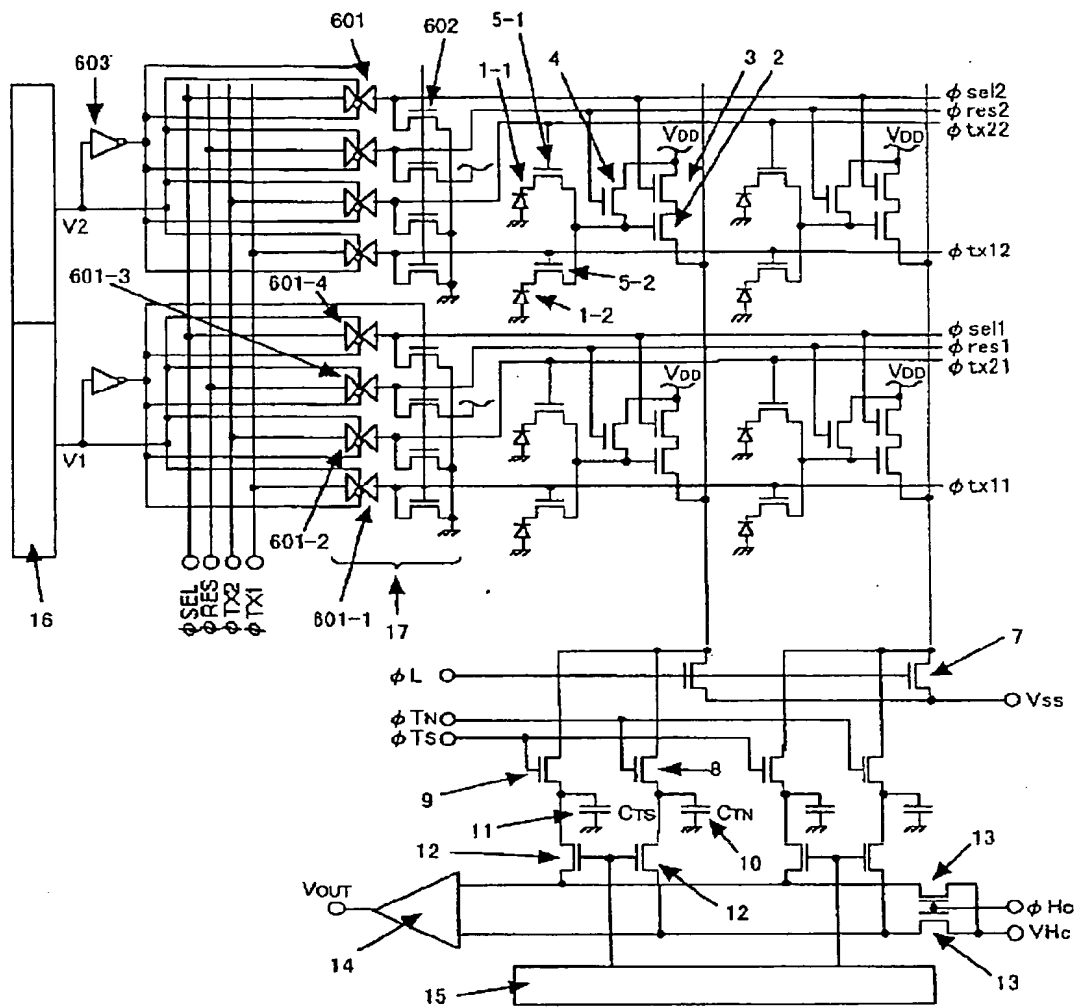
【図4】



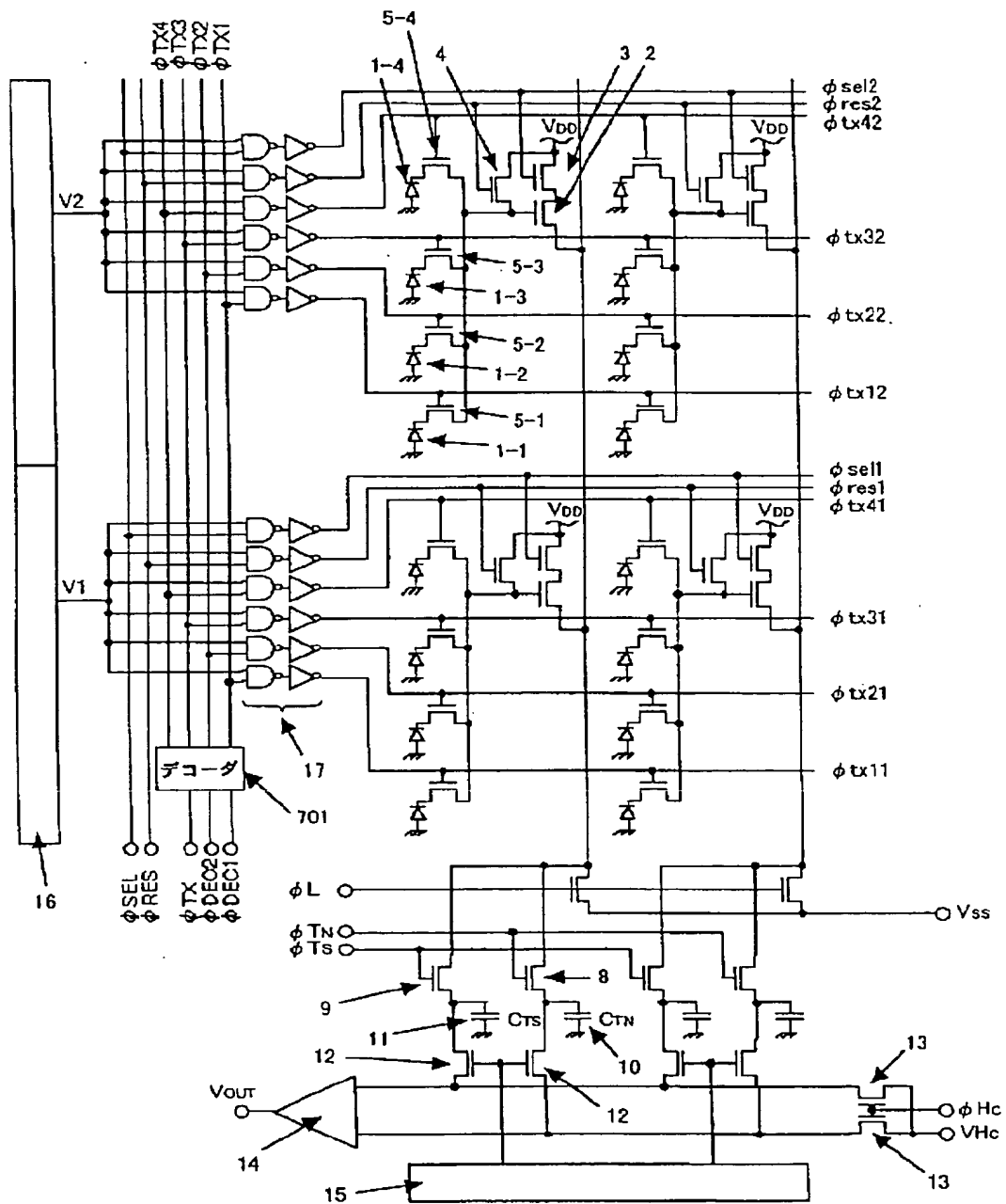
【図5】



【図6】



【図7】



特 許 協 力 条 約

発信人 日本国特許庁（国際調査機関）



出願人代理人  前田 弘  あて名  〒 550-0004  大阪府 大阪市 西区靱本町1丁目4番8号 本町中島ビル	殿
---	---

PCT

国際調査報告又は国際調査報告を作成しない旨  
の決定の送付の通知書

(法施行規則第41条)  
[PCT規則44.1]

発送日 (日.月.年)	09.3.2004
出願人又は代理人 の書類記号	M03-G-257CT1
国際出願番号	PCT/JPO3/14680
国際出願日 (日.月.年)	14.11.2003
出願人（氏名又は名称）	松下電器産業株式会社

- ☒ 国際調査報告が作成されたこと、及びこの送付書とともに送付することを、出願人に通知する。  
PCT19条の規定に基づく補正書及び説明書の提出  
出願人は、国際出願の請求の範囲を補正することができる（PCT規則46参照）。  
いつ 補正書の提出期間は、通常国際調査報告の送付の日から2月である。  
どこへ 直接次の場所へ  
The International Bureau of WIPO  
34, chemin des Colombettes  
1211 Geneva 20, Switzerland  
Facsimile No.: (41-22)740.14.35  
詳細な手続については、添付用紙の備考を参照すること。
- ☐ 国際調査報告が作成されないこと、及び法第8条第2項（PCT17条(2)(a)）の規定による国際調査報告を作成しない旨の決定をこの送付書とともに送付することを、出願人に通知する。
- ☐ 法施行規則第44条（PCT規則40.2）に規定する追加手数料の納付に対する異議の申立てに関して、出願人に下記の点を通知する。  
☐ 異議の申立てと当該異議についての決定を、その異議の申し立てと当該異議についての決定の両方を指定官庁へ送付することを求める出願人の請求とともに、国際事務局へ送付した。  
☐ 当該異議についての決定は、まだ行われていない。決定されしだい出願人に通知する。
- 今後の手続： 出願人は次の点に注意すること。  
優先日から18月経過後、国際出願は国際事務局によりすみやかに国際公開される。出願人が公開の延期を望むときは、国際出願又は優先権の主張の取下げの通知がPCT規則90の2.1及び90の2.3にそれぞれ規定されているように、国際公開の事務的な準備が完了する前に国際事務局に到達しなければならない。  
いくつかの指定官庁については、出願人が国内段階の開始を優先日から30月まで（官庁によってはさらに遅くまで）延期することを望むときは、優先日から19月以内に、国際予備審査の請求書が提出されなければならない。そうでなければ、出願人はそれらの指定官庁に対して優先日から20月以内に、国内段階の開始のための所定の手続を取らなければならない。  
その他の指定官庁については、19月以内に国際予備審査の請求書が提出されない場合にも、30月の（あるいはさらに遅い）期限が適用される。  
様式PCT/IB/301の付属書類を参照。個々の指定官庁で適用される期限の詳細については、PCT出願人の手引、第II巻、国内段階およびWIPOインターネットサイトを参照。

名称及びあて名 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	権限のある職員 特 許 庁 長 官	5 P	9 6 5 4
	電話番号 03-3581-1101 内線 3502		

様式PCT/ISA/220 (2002年4月)

(添付用紙を参照)

## 注 意

1. 国際調査報告の発送日から起算する条約第19条(1)及び規則46.1に従う国際事務局への補正期間に注意してください。
2. 条約22条(2)に規定する期間に注意してください。
3. 文献の写しの請求について

国際調査報告に記載した文献の複写

特許庁にこれらの引用文献の写しを請求することもできますが、独立行政法人工業所有権総合情報館(特許庁庁舎2階)で公報類の閲覧・複写および公報以外の文献複写等の取り扱いをしています。

[担当及び照会先]

〒100-0013 東京都千代田区霞が関3丁目4番3号(特許庁庁舎2階)

独立行政法人工業所有権総合情報館

【公報類】 閲覧部 TEL 03-3581-1101 内線3811~2

【公報以外】 資料部 TEL 03-3581-1101 内線3831~3

また、(財)日本特許情報機構でも取り扱いをしています。

これらの引用文献の複写を請求する場合は下記の点に注意してください。

[申込方法]

(1) 特許(実用新案・意匠)公報については、下記の点を明記してください。

○特許・実用新案及び意匠の種類

○出願公告又は出願公開の年次及び番号(又は特許番号、登録番号)

○必要部数

(2) 公報以外の文献の場合は、下記の点に注意してください。

○国際調査報告の写しを添付してください(返却します)。

[申込み及び照会先]

〒135-0016 東京都江東区東陽4-1-7 佐藤ビル

財団法人 日本特許情報機構 情報処理部業務課

TEL 03-3508-2313

注意 特許庁に対して文献の写しの請求をすることができる期間は、国際出願日から7年です。

## 様式PCT/ISA/220の備考

この備考は、PCT 19条の規定に基づく補正書の提出に関する基本的な指示を与えるためのものである。この備考は特許協力条約並びにこの条約に基づく規則及び実施細則の規定に基づいている。この備考とそれらの規定とが相違する場合には、後者が適用される。詳細な情報については、WIPOの出版物であるPCT出願人の手引も参照すること。

### PCT 19条の規定に基づく補正書の提出に関する指示

出願人は、国際調査報告を受領した後、国際出願の請求の範囲を補正する機会が一回ある。しかし、国際出願のすべての部分（請求の範囲、明細書及び図面）が、国際予備審査の手続においても補正できるもので、例えば出願人が仮保護のために補正書を公開することを希望する場合又は国際公開前に請求の範囲を補正する別の理由がある場合を除き、通常PCT 19条の規定に基づく補正書を提出する必要はないことを強調しておく。さらに、仮保護は一部の国のみで与えられるだけであることも強調しておく。

#### 補正の対象となるもの

PCT 19条の規定により請求の範囲のみ補正することができる。

国際段階においてPCT 34条の規定に基づく国際予備審査の手続きにおいて請求の範囲を（更に）補正することができる。

明細書及び図面は、PCT 34条の規定に基づく国際予備審査の手続においてのみ補正することができる。

国内段階に移行する際、PCT 28条（又はPCT 41条）の規定により、国際出願のすべての部分を補正することができる。

いつ

国際調査報告の送付の日から2月又は優先日から16月の内どちらか遅く満了するほうの期間内。しかし、その期間の満了後であっても国際公開の技術的な準備の完了前に国際事務局が補正を受領した場合には、その補正書は、期間内に受理されたものとみなすことを強調しておく（PCT規則46.1）。

#### 補正書を提出すべきところ

補正書は、国際事務局のみに提出でき、受理官庁又は国際調査機関には提出してはいけない（PCT規則46.2）。国際予備審査の請求書を提出した／する場合については、以下を参照すること。

#### どのように

1以上の請求の範囲の削除、1以上の新たな請求の範囲の追加、又は1以上の請求の範囲の記載の補正による。

差替え用紙は、補正の結果、出願当初の用紙と相違する請求の範囲の各用紙毎に提出する。

差替え用紙に記載されているすべての請求の範囲には、アラビア数字を付さなければならない。請求の範囲を削除する場合、その他の請求の範囲の番号を付け直す必要はない。請求の範囲の番号を付け直す場合には、連続番号で付け直すなければならない（PCT実施細則第205号(b)）。

補正は国際公開の言語で行う。

#### 補正書にどのような書類を添付しなければならないか

##### 書簡（PCT実施細則第205号(b)）

補正書には書簡を添付しなければならない。

書簡は国際出願及び補正された請求の範囲とともに公開されることはない。これを「PCT 19条(1)に規定する説明書」と混同してはならない（「PCT 19条(1)に規定する説明書」については、以下を参照）。

書簡は、英語又は仏語を選択しなければならない。ただし、国際出願の言語が英語の場合、書簡は英語で、仏語の場合、書簡は仏語で記載しなければならない。

書簡には、出願時の請求の範囲と補正された請求の範囲との相違について表示しなければならない。特に、国際出願に記載した各請求の範囲との関連で次の表示（2以上の請求の範囲についての同一の表示する場合は、まとめることができる。）をしなければならない。

- (i) この請求の範囲は変更しない。
- (ii) この請求の範囲は削除する。
- (iii) この請求の範囲は追加である。
- (iv) この請求の範囲は出願時の1以上の請求の範囲と差し替える。
- (v) この請求の範囲は出願時の請求の範囲の分割の結果である。



次に、添付する書簡中での、補正についての説明の例を示す。

1. [請求の範囲の一部の補正によって請求の範囲の項数が48から51になった場合] :  
“請求の範囲1-29、31、32、34、35、37-48項は、同じ番号のもとに補正された請求の範囲と置き換えられた。請求の範囲30、33及び36項は変更なし。新たに請求の範囲49-51項が追加された。”
2. [請求の範囲の全部の補正によって請求の範囲の項数が15から11になった場合] :  
“請求の範囲1-15項は、補正された請求の範囲1-11項に置き換えられた。”
3. [原請求の範囲の項数が14で、補正が一部の請求の範囲の削除と新たな請求の範囲の追加を含む場合] :  
“請求の範囲1-6及び14項は変更なし。請求の範囲7-13は削除。新たに請求の範囲15、16及び17項を追加。”又は  
“請求の範囲7-13は削除。新たに請求の範囲15、16及び17項を追加。その他の全ての請求の範囲は変更なし。”
4. [各種の補正がある場合] :  
“請求の範囲1-10項は変更なし。請求の範囲11-13、18及び19項は削除。請求の範囲14、15及び16項は補正された請求の範囲14項に置き換えられた。請求の範囲17項は補正された請求の範囲15、16及び17項に分割された。新たに請求の範囲20及び21項が追加された。”

“PCT19条(1)の規定に基づく説明書”(PCT規則46.4)

補正書には、補正並びにその補正が明細書及び図面に与える影響についての説明書を提出することができる(明細書及び図面はPCT19条(1)の規定に基づいては補正できない)。

説明書は、国際出願及び補正された請求の範囲とともに公開される。

説明書は、国際公開の言語で作成しなければならない。

説明書は、簡潔でなければならず、英語の場合又は英語に翻訳した場合に500語を越えてはならない。

説明書は、出願時の請求の範囲と補正された請求の範囲との相違を示す書簡と混同してはならない。説明書を、その書簡に代えることはできない。説明書は別紙で提出しなければならない、見出しを付すものとし、その見出しは“PCT19条(1)の規定に基づく説明書”の語句を用いることが望ましい。

説明書には、国際調査報告又は国際調査報告に列記された文献との関連性に関して、これらを誹謗する意見を記載してはならない。国際調査報告に列記された特定の請求の範囲に関連する文献についての言及は、当該請求の範囲の補正に関してのみ行うことができる。

#### 国際予備審査の請求書が提出されている場合

PCT19条の規定に基づく補正書及び添付する説明書の提出の時に国際予備審査の請求書が既に提出されている場合には、出願人は、補正書(及び説明書)を国際事務局に提出すると同時にその写し及び必要な場合、その翻訳文を国際予備審査機関にも提出することが望ましい(PCT規則55.3(a)、62.2の第1文を参照)。詳細は国際予備審査請求書(PCT/ISA/401)の注意書参照。

#### 国内段階に移行するための国際出願の翻訳に関して

国内段階に移行する際、PCT19条の規定に基づいて補正された請求の範囲の翻訳を出願時の請求の範囲の翻訳の代わりに又は追加して、指定官庁/選択官庁に提出しなければならないこともあるので、出願人は注意されたい。

指定官庁/選択官庁の詳細な要求については、PCT出願人の手引きの第II巻を参照。

P C T

## 国際調査報告

(法 8 条、法施行規則第40、41条)  
〔P C T 1 8 条、P C T 規則43、44〕



出願人又は代理人 の書類記号 M03-G-257CT1	今後の手続きについては、国際調査報告の送付通知様式(P C T / I S A / 2 2 0) 及び下記 5 を参照すること。	
国際出願番号 P C T / J P 0 3 / 1 4 6 8 0	国際出願日 (日.月.年) 1 4 . 1 1 . 2 0 0 3	優先日 (日.月.年) 1 3 . 0 2 . 2 0 0 3
出願人 (氏名又は名称) 松下電器産業株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条 (P C T 1 8 条) の規定に従い出願人に送付する。  
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

## 1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出された磁気ディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出された磁気ディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列と磁気ディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない (第 I 欄参照)。

3. ☐ 発明の単一性が欠如している (第 II 欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。  
☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。  
☐ 第 III 欄に示されているように、法施行規則第47条 (P C T 規則38.2(b)) の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から 1 カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、  
第 1 図とする。 ☒ 出願人が示したとおりである。 ☐ なし  
☐ 出願人は図を示さなかった。  
☐ 本図は発明の特徴を一層よく表している。

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H04N 5/335

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H04N 5/30-5/335

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
日本国公開実用新案公報 1971-2003年  
日本国登録実用新案公報 1994-2003年  
日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	①JP 2001-326856 A (キヤノン株式会社) 2001. 11. 22, 全文, 第1-12図 &②US 2002/0018131 A1	12-29 1-11
Y A	③JP 2000-78475 A (キヤノン株式会社) 2000. 03. 14, 全文, 第1-19図 (ファミリーなし)	12-29 1-11
Y A	④JP 2000-12821 A (株式会社東芝) 2000. 01. 14, 全文, 第1-4図 (ファミリーなし)	12-29 1-11

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日

24. 02. 2004

国際調査報告の発送日

09. 3. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

徳田 賢二

5 P

9654

電話番号 03-3581-1101 内線 3502

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	⑤JP 11-312800 A (キヤノン株式会社) 1999. 11. 09, 全文, 第1-14図 & ⑥EP 954032 A2	12-29 1-11
Y A	⑦WO 97/7630 A1 (株式会社東芝) 1997. 02. 27, 全文, 第1-34図 & ⑧EP 845900 A1 & ⑨US 6091449 A1 & ⑩US 2001/0052941 A1	12-29 1-11
Y A	⑪JP 2000-224482 A (財団法人工業技術研究院) 2000. 08. 11, 全文, 第1-6図 (ファミリーなし) ⑫JP 11-195776 A (キヤノン株式会社) 1999. 07. 21, 全文, 第1-16図 & ⑬EP 926738 A2	12, 13 1-29
A	⑭JP 2001-298177 A (キヤノン株式会社) 2001. 10. 26, 全文, 第1-10図 (ファミリーなし)	8, 26